

EE201

Roll No. :

2022

BASIC ELECTRONICS

निर्धारित समय : 3 घंटे]

[अधिकतम अंक : 70

Time allowed : 3 Hours]

[Maximum Marks : 70

नोट : (i) प्रथम प्रश्न अनिवार्य है, शेष में से किन्हीं पाँच के उत्तर दीजिये ।

Note : Question No. 1 is compulsory, answer any FIVE questions from the remaining.

(ii) प्रत्येक प्रश्न के सभी भागों को क्रमवार एक साथ हल कीजिये ।

Solve all parts of a question consecutively together.

(iii) प्रत्येक प्रश्न को नये पृष्ठ से प्रारम्भ कीजिये ।

Start each question on fresh page.

(iv) दोनों भाषाओं में अन्तर होने की स्थिति में अंग्रेजी अनुवाद ही मान्य है ।

Only English version is valid in case of difference in both the languages.

1. (i) शिखर उत्क्रम चोल्टेज (PIV) की क्या महत्ता है ? दिष्टकारी हेतु PIV का मान कम होना चाहिए या अधिक ?

What is the significance of "Peak Inverse Voltage" (PIV) ? For rectifier, whether its value should be less or high ?

(ii) ट्रांजिस्टर के प्रसंग में "लोड लाइन" की क्या आवश्यकता है ?

What is the need of "load line" in case of transistor ?

(iii) अवक्षय तथा अभिवृद्धि प्रकार के MOS FETs के बीच दो मुख्य अन्तर लिखिए ।

Write two major differences between Depletion and Enhancement type MOS FETs.

(iv) ऋणात्मक पुनर्भरण के दो प्रमुख लाभ लिखिए ।

Write two prime advantages of negative feedback.

(v) J-K फ्लिप-फ्लॉप में "रेस अराउन्ड" समस्या क्या होती है ? इसका निराकरण कैसे किया जाता है ?

What is "race-around" condition in J-K flip flop ? How its remedy be done ? (2×5)

2. (i) संक्षिप्त में अर्धतरंग एवं पूर्णतरंग दिष्टकारियों की तुलना कीजिए । अर्धतरंग दिष्टकारी हेतु लोड धारा के वर्ग माध्य मूल मान की गणना हेतु व्यंजक की व्युत्पत्ति कीजिए ।

Briefly compare half wave and full wave rectifiers. Derive expression for calculating RMS load current for half-wave rectifier.

- (ii) सिलिकॉन P-N संधि डायोड के अग्र व पश्च बायस में V-I अभिलाक्षणिक वक्रों तथा प्रयोगशाला परिपथों को आरेखित कीजिए ।
Draw V-I characteristic curves and laboratory circuits of silicon P-N junction diode in forward and reverse bias. (6×2)
3. (i) PNP ट्रांजिस्टर के उभयनिष्ठ उत्सर्जक अभिविन्यास में निवेशी तथा निर्गत V-I अभिलाक्षणिक वक्रों को समझाइए ।
Explain input and output V-I characteristic curves of PNP transistor in common emitter configuration.
- (ii) क्लास-A शक्ति प्रवर्धक की कार्यप्रणाली का परिपथ आरेख बनाकर वर्णन कीजिए ।
Describe operation of Class-A power amplifier by drawing its circuit diagram. (6×2)
4. (i) P-चैनल JFET की संरचना, कार्यप्रणाली तथा V-I अभिलाक्षणिक वक्रों को परिपथ सहित समझाइए ।
Explain construction, operation and V-I characteristic curves with circuit for P-channel JFET.
- (ii) चार प्रकार के पुनर्भरण टोपोलॉजियों के खण्ड आरेख बनाइए । ऋणात्मक पुनर्भरण के कारण निवेशी व निर्गत प्रतिबाधाओं में क्या अन्तर आते हैं ?
Draw block diagrams of 4 types of Feedback topologies. What modifications occur in input and output impedances due to negative feedback ? (6×2)
5. (i) NAND गेट्स की न्यूनतम संख्या प्रयोग करके EX-OR गेट बनाइए ।
Realise EX-OR gate using minimum number of NAND gates.
- (ii) निम्नलिखित फलन को केनोनिकल POS रूप में परिवर्तित कीजिए :
$$F = \bar{A} \bar{B} C + A \bar{B} \bar{C} + A B C$$

मिनटर्म का योग दिया गया है :
Convert following function into canonical POS form :
$$F = \bar{A} \bar{B} C + A \bar{B} \bar{C} + A B C$$

Sum of minterms is given here. (6×2)
6. (i) BCD योजक को लॉजिक परिपथ चित्र व सत्यसारणी बनाकर समझाइए ।
Explain BCD adder with logic circuit diagram and truth table.
- (ii) 1×2 डी-मल्टीप्लेक्सरों का प्रयोग करते हुए 1×16 डीमल्टीप्लेक्सर की क्रियान्विति को सचित्र समझाइए ।
Realize 1×16 de-multiplexers using 1×2 de-multiplexers with diagram. (6×2)
7. (i) 8-बिट रिंग काउंटर के लॉजिक परिपथ व कार्यप्रणाली को टाइमिंग चित्र सहित समझाइए ।
Explain logic circuit diagram and working of 8-bit ring counter with timing diagram.
- (ii) J-K फ्लिप-फ्लॉप को सत्यसारणी तथा लॉजिक गेट्स आधारित चित्र द्वारा समझाइए ।
Explain J-K flip-flop with truth table and logic circuit diagram using gates. (6×2)

8. निम्न में से किन्हीं दो पर संक्षिप्त टिप्पणियाँ लिखिए :

Write short notes on any **two** of the following :

- (i) CMOS की बनावट व अभिलाक्षणिक वक्र
CMOS construction and characteristic curve
- (ii) बाइनरी एनकोडर तथा डिकोडर
Binary encoder and de-coder
- (iii) बाइनरी गुणन हेतु शिफ्ट रजिस्टर का प्रयोग
Use of shift registers for binary multiplication.

(6×2)

(S20)