

EF/EL/ER40051

Roll No. :

MAY 2023 (Semester)

LINEAR INTEGRATED CIRCUITS

निर्धारित समय : 3 घंटे]

Time allowed : 3 Hours]

[अधिकतम अंक : 60

[Maximum Marks : 60

नोट : (i) प्रश्न-पत्र में तीन सेक्शन ए, बी एवं सी हैं।

Note : There are **THREE** sections in the paper **A, B and C.**

(ii) सेक्शन ए में प्रश्न संख्या 1 के सभी 10 भागों के उत्तर दीजिए। प्रत्येक भाग एक अंक का है एवं सभी 10 भाग वस्तुनिष्ठ प्रकार के प्रश्नों के हैं।

Answer **all the 10 parts of the question No. 1 in Section A.** Each part carries **one mark** and **all 10 parts** have objective type questions.

(iii) सेक्शन बी के 8 प्रश्नों में से किन्हीं 6 प्रश्नों के उत्तर दीजिए। प्रत्येक प्रश्न 3 अंक का है एवं इनका 5 लाइन / 50 शब्दों में उत्तर दीजिए।

Answer any **6 questions out of the 8 questions in Section B.** Each question carries **3 marks** and to be answered within **5 lines / 50 words.**

(iv) सेक्शन सी के 6 प्रश्नों में से किन्हीं 4 प्रश्नों के उत्तर दीजिए। प्रत्येक प्रश्न 8 अंक का है एवं इनका 15 लाइन / 150 शब्दों में उत्तर दीजिए।

Answer any **4 questions out of the 6 questions in Section C.** Each question carries **8 marks** and to be answered within **15 lines / 150 words.**

(v) प्रत्येक सेक्शन के सभी प्रश्नों को क्रमवार एक साथ हल कीजिए।

Solve **all the questions of a section consecutively together.**

(vi) दोनों भाषाओं में अन्तर होने की स्थिति में अंग्रेजी अनुवाद ही मान्य है।

Only English version is valid in case of difference in both the languages.

सेक्शन – ए

Section – A

1. (i) बाइनेरी सोपानी जाल, प्रतिरोध विभाजक जाल से उत्तम DAC होती है क्योंकि

(a) इसमें केवल दो मान के प्रतिरोधों की आवश्यकता होती है।

(b) इसमें कम संख्या में प्रतिरोधों की आवश्यकता होती है।

(c) यह ज्यादा सटीक होता है।

(d) यह सस्ता होता है।



Binary ladder network is better than resistive divider network for DAC, because :

- (a) it requires resistor having two values only.
- (b) it requires lesser number of resistors.
- (c) it is more accurate.
- (d) it is cheaper.

(ii) 4-बिट प्रतिरोध विभाजक DAC में MSB हेतु $160\text{ k}\Omega$ प्रतिरोध प्रयुक्त हुआ है तो इसमें LSB के लिए प्रतिरोध का मान होगा -

- (a) $320\text{ k}\Omega$
- (b) $20\text{ k}\Omega$
- (c) $40\text{ k}\Omega$
- (d) $80\text{ k}\Omega$

A 4-bit resistor divider DAC uses $160\text{ k}\Omega$ resistance for MSB. The resistor used for LSB is -

- (a) $320\text{ k}\Omega$
- (b) $20\text{ k}\Omega$
- (c) $40\text{ k}\Omega$
- (d) $80\text{ k}\Omega$

(iii) द्वि-स्थितिक बहुकम्पित्र है -

- (a) वर्ग तरंग उत्पादक
- (b) फ्लिप-फ्लॉप
- (c) सैम्पल व होल्ड परिपथ
- (d) एकल-स्थितिक बहुकम्पित्र

Bistable multivibrator is -

- (a) A square wave generator
- (b) A flip-flop
- (c) A sample and hold circuit
- (d) A monostable multivibrator

(iv) समय संबंधी परिपथों में सर्वाधिक प्रचलित समेकित परिपथ है -

- (a) 555
- (b) 741
- (c) LM317
- (d) 7400

The most popular IC used for timing circuits is -

- (a) 555
- (b) 741
- (c) LM317
- (d) 7400

(v) PLL आई.सी. है -

- (a) 555
- (b) 723
- (c) 565
- (d) 741

PLL IC is

- (a) 555
- (b) 723
- (c) 565
- (d) 741

(vi) एक अवकलज प्रवर्धक में उच्च मान किसका होना चाहिए ?

- (a) A_c
- (b) शक्ति लाभ
- (c) CMRR
- (d) A_d

A differential amplifier must have high :

- (a) A_c
- (b) Power gain
- (c) CMRR
- (d) A_d

- (vii) OP-AMP आधारित विभवान्तर अनुगामी का विभवांतर लाभ होता है –
- (a) ∞ (b) 0
(c) 1 (d) 0 से 1
- (viii) An OP-AMP as a voltage follower has a voltage gain –
- (a) ∞ (b) 0
(c) 1 (d) 0 to 1
- (ix) किसी OP-AMP का आउटपुट किस अधिकतम दर से बदल सकता है ?
- (a) CMRR (b) ऑफसेट वोल्टेज
(c) परिवर्तन दर (d) स्ल्यू दर
- Maximum rate at which output of OP-AMP can change is –
- (a) CMRR (b) Offset Voltage
(c) Variation Rate (d) Slew Rate
- (x) PLL जिस परास में लॉक स्थापित कर सकता है वह है
- (a) लॉक इन परास (b) कैप्चर परास
(c) फीडबैक लूप परास (d) कला-लॉक परास
- The range in which PLL can establish lock is
- (a) Lock in range (b) Capture range
(c) Feedback loop range (d) Phase lock range
- (xi) निम्न में से MOS संधारित्र में विद्युतरोधी परत के रूप में कौन सा यौगिक प्रयुक्त होता है ?
- (a) SiN_4 (b) Al_2O_3
(c) Ta_2O_5 (d) उपरोक्त सभी
- Which compound is used as the dielectric layer in MOS capacitor ?
- (a) SiN_4 (b) Al_2O_3
(c) Ta_2O_5 (d) All of the above (1×10)

सेक्शन – बी

Section – B

2. विलिगित अवयव की तुलना में समेकित परिपथ के कोई 3 लाभ लिखिए ।
Write any 3 advantages of integrated circuits over discrete components. (3)
3. एकल पिंड समेकित परिपथों की संपूर्ण सतह पर SiO_2 परत क्यों बनाते हैं ?
Why SiO_2 layer is formed over the entire surface of monolithic ICs ? (3)
4. स्ल्यू दर को परिभाषित कीजिए ।
Define Slew rate. (3)
5. IC555 आधारित अस्थायी बहुकम्पित्र का परिपथ चित्रित कीजिए ।
Draw astable multivibrator circuit diagram using IC555. (3)

6. एक 4-बिट भारित प्रतिरोध DAC में 16 V सप्लाइ हो, तो 1100 इनपुट के लिए आउटपुट वोल्टेज की गणना कीजिए। ($R_F = R_4$ मानें)
In a 4-bit weighted resistor type DAC, if supply voltage is 16 V, Calculate output voltage for 1100 input ($R_F = R_4$). (3)
7. ऑप्टो कप्लर क्या है ? इसके क्या उपयोग हैं ?
What is an Opto Coupler ? What are its usage ? (3)
8. IC741 का नामांकित पिन आरेख बनाइये।
Draw labelled pin diagram of IC741. (3)
9. IC723 आधारित वोल्टेज स्थायीकरण परिपथ को चित्रित कीजिए।
Draw circuit diagram of IC723 based voltage regulator. (3)

सेक्शन – सी

Section – C

10. OP-AMP आधारित धनात्मक कर्तन परिपथ को सचित्र समझाइये।
Draw and explain OP-AMP positive clipper circuit. (8)
11. इन्स्ट्रुमेंटेशन प्रवर्धक को सचित्र समझाइये। इसके कुछ अनुप्रयोग भी लिखें।
Draw and explain about instrumentation amplifier. List its few applications. (8)
12. PLL के ए.एम. डिटेक्टर की तरह उपयोग को समझाइये।
Explain application of PLL as AM detector. (8)
13. R-2R सोपानी DAC की कार्यप्रणाली समझाइये। प्रतिरोध विभाजक DAC से इसकी तुलना भी कीजिए।
Explain working of R-2R ladder type DAC. Also compare it with resistor divide DAC. (8)
14. IC555 के कार्यकारी आरेख को सचित्र समझाइये।
Draw and explain functional at diagram of IC555. (8)
15. विभवान्तर नियंत्रित दोलित्र के कार्य को खण्ड आरेख की सहायता से समझाइये।
Draw the block diagram of Voltage Controlled Oscillator (VCO) and explain its operation. (8)